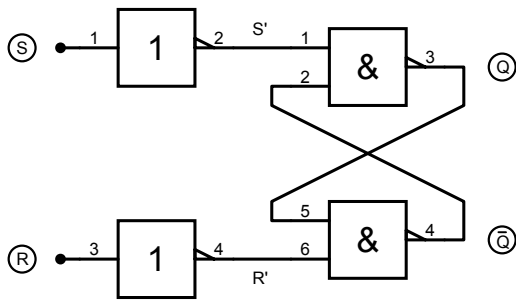
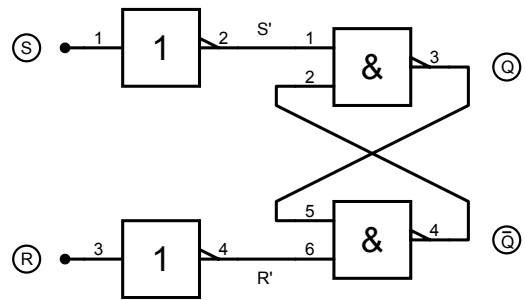


Étape 4 : R=0 et S=0
Indiquer sur le schéma structurel les états logiques des E/S.



Lorsque le verrou évolue de l'étape 3 vers la 4, seule S change d'état. Cette situation n'engendre aucune évolution des variables de sortie. Cette opération se nomme mémorisation. L'état des variables de sortie à l'étape 4 ne dépend que de l'état de ces variables à l'étape antérieure 3.

NON COMPLÉMENTARITÉ R=1 et S=1
Indiquer sur le schéma structurel les états logiques des E/S.



Les deux variables de sortie ne sont pas dans des états complémentaires. Si la configuration des entrées R=1 et S=1 est utilisée, il serait impropre d'affecter aux sorties les symboles Q et Q-bar.

4. LES ALÉAS DE FONCTIONNEMENT.

Étudions la séquence suivante :

R	S	Q	Q-bar	ÉTAPE
1	1			1
0	0	?	?	2

Le passage de la phase 1 à la phase 2 pose un problème. En effet, deux variables d'entrées ne peuvent pas changer d'état en même temps. (Même si mathématiquement cette notion est concevable)

Deux cas peuvent alors se produire.

Premier cas :

R	S	Q	Q-bar	ÉTAPE
1	1			1
0	1			1A
0	0			2

Deuxième cas :

R	S	Q	Q-bar	ÉTAPE
1	1			1
1	0			1A
0	0			2

Le verrou ne peut pas passer directement de la configuration des entrées de la phase 1 à celle de la phase 2.

Les variables d'entrées R et S ne peuvent pas changer d'état simultanément.

Le passage de la phase 1 à la phase 2 impose une étape intermédiaire aléatoire. Les deux cas possibles (1A ou 1B) pour cette étape engendrent deux configurations possibles du verrou dans la phase 3.

Techniquement, le fait que la structure emprunte l'étape 1A ou l'étape 1B est impossible à établir. Ceci dépend de facteurs technologiques non maîtrisés.

Aléa : événement dépendant d'un hasard.

5. LA TABLE DE VÉRITÉ.

Le verrou possède deux entrées R et S. La structure étudiée ne relève plus de la logique combinatoire. Le nombre de configurations ne dépend plus que du nombre des variables d'entrée, mais aussi du temps. Le fabricant fournit une table de vérité. Elle peut se présenter sous la forme ci-contre :

Le temps est exprimé sous la forme d'indices. A l'indice n est associé une date t_n . A l'indice $n+1$ est associée une date t_{n+1} postérieure à la date t_n . Si à la date t_n , le verrou est dans une configuration de forçage, la sortie Q est à l'état logique Q_n . A la date t_{n+1} , si les entrées du verrou sont dans la configuration R=S=0, l'état de la sortie est mémorisé. $Q_{n+1} = Q_n$

R	S	Q_{n+1}	\overline{Q}_{n+1}	Commentaire
0	1	1	0	Forçage à 1
1	0	0	1	Forçage à 0
0	0	Q_n	\overline{Q}_n	Mémorisation
1	1	?	?	Indéterminé

6. DIAGRAMME DES TEMPS.

Établir les chronogrammes des deux sorties en fonction de l'évolution des deux entrées. Pour chaque étape, préciser sous les chronogrammes, la configuration du verrou (mémorisation ...).

